**БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ**

**ИНФОРМАТИКИ и РАДИОЭЛЕКТРОНИКИ**

**Факультет компьютерных систем и сетей**

**Кафедра ЭВМ**

Контроль и диагностика средств вычислительной техники

Лабораторная работа № 2

Тестирование элементов памяти на уровне поведения.

Тесты КМОП-структур на переключательном уровне

Вариант №7

**Выполнил: Проверил:**

**Студент гр.350501 Золоторевич Л.А.**

**Пашковский А.А.**

**Минск 2016**

**Триггер**: D-триггер со сбросом и установкой.



Таблица функционирования

D-триггера со сбросом и установкой

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| R | S | D | C | Q |
| 1 | - | - | 0 | 0 |
| 0 | 1 | - | 0 | 1 |
| 0 | 0 | - | 1 | (D) |
| 0 | 0 | - | 0 | N |

Функциональный тест построенный на базе таблицы функционирования:

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| R | S | D | C | Q | Операция |
| 1 | 0 | 0 | 0 | 0 | Сброс в 0 |
| 0 | 0 | 1 | 1 | 1 | Установка 1 |
| 0 | 0 | 1 | 0 | 1 | Хранение 1 |
| 0 | 0 | 0 | 1 | 0 | Установка 0 |
| 0 | 0 | 0 | 0 | 0 | Хранение 0 |
| 0 | 0 | 1 | 1 | 1 | Установка 1 |
| 1 | 0 | 1 | 0 | 0 | Сброс в 0 |
| 0 | 0 | 0 | 1 | 0 | Установка 0 |
| 0 | 1 | 0 | 0 | 1 | Установка 1 |

Код схемы на VLSI-SIM:

circuit trigger;

inputs R(1), S(1), D(1), C(1);

outputs Q(1);

GATES

NC 'NOT'(1) C(1);

NNC 'NOT'(1) NC(1);

NS 'NOT'(1) S(1);

NOA22\_R 'NOA22'(1) NOA2\_R(1),NC(1),D(1),NNC(1);

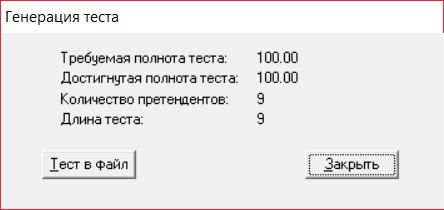
NOA2\_R 'NOA2'(1) R(1),NOA22\_R(1),NS(1);

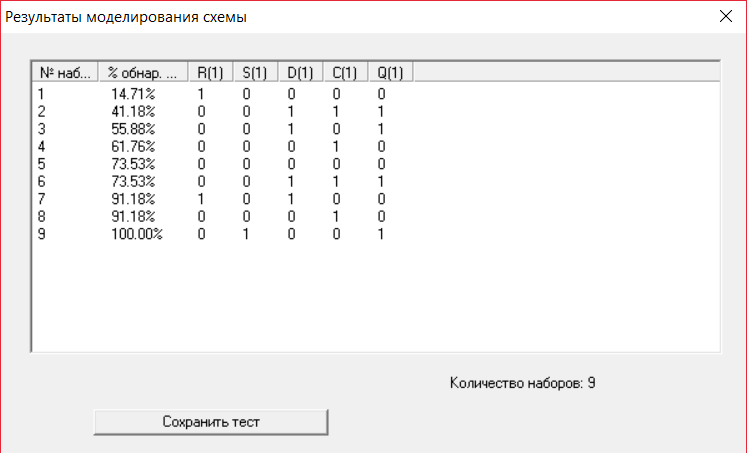
Q 'NOT'(1) NOA22\_R(1);

ENDGATES

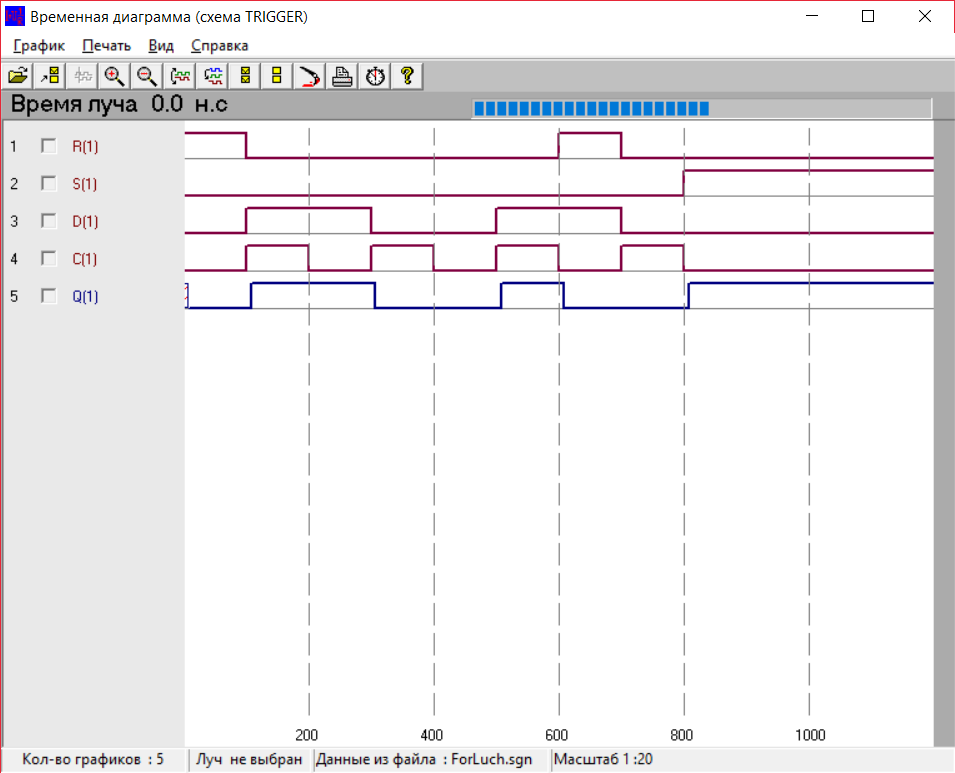
END

Определение контролирующей способности функционального теста:





Моделирование на функциональном наборе (VLSI-SIM):



Моделирование на функциональном наборе (MODEL-SIM):